



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    3 月 2 7 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 0 8 7 8 9 5  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 3 - 0 8 7 8 9 5 ]

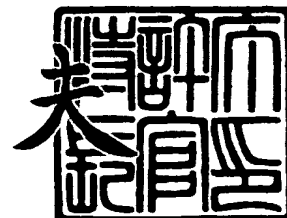
出      願      人                      日 本 航 空 電 子 工 業 株 式 有 限 公 司  
Applicant(s):



2 0 0 3 年 1 1 月    6 日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 JAE03N7065

【提出日】 平成15年 3月27日

【あて先】 特許庁長官殿

【国際特許分類】 G02B

【発明者】

    【住所又は居所】 東京都渋谷区道玄坂1丁目21番2号 日本航空電子工業株式会社内

    【氏名】 鈴木 晃子

【特許出願人】

    【識別番号】 000231073

    【氏名又は名称】 日本航空電子工業株式会社

【代理人】

    【識別番号】 100066153

    【弁理士】

    【氏名又は名称】 草野 卓

【選任した代理人】

    【識別番号】 100100642

    【弁理士】

    【氏名又は名称】 稲垣 稔

【手数料の表示】

    【予納台帳番号】 002897

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9708750

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光素子アセンブリ

【特許請求の範囲】

【請求項 1】 断面台形状をなす凸部が配列形成され、それら各凸部の上面に光素子が形成されてなるウエハから切り出された光素子チップと、

上記光素子と光結合される光部品が実装されるプラットフォームとを具備し、

上記光素子チップは上記凸部が上記プラットフォームの光部品実装面に形成された凹部に嵌め合わされて一体化されていることを特徴とする光素子アセンブリ。

【請求項 2】 断面台形状をなす凹部が配列形成され、それら各凹部の底面に光素子が形成されてなるウエハから切り出された光素子チップと、

上記光素子と光結合される光部品が実装されるプラットフォームとを具備し、

上記光素子チップは上記凹部が上記プラットフォームの光部品実装面に形成された凸部に嵌め合わされて一体化されていることを特徴とする光素子アセンブリ。

【請求項 3】 請求項 1 又は 2 記載のいずれかの光素子アセンブリにおいて

上記ウエハ及びプラットフォームは共に単結晶シリコンよりなり、その異方性エッチングによって上記凸部及び凹部が形成されていることを特徴とする光素子アセンブリ。

【請求項 4】 請求項 1 又は 2 記載のいずれかの光素子アセンブリにおいて

上記光部品は光ファイバとされ、その光ファイバを搭載する V 溝が上記光部品実装面に形成されていることを特徴とする光素子アセンブリ。

【請求項 5】 請求項 1 又は 2 記載のいずれかの光素子アセンブリにおいて

上記光素子が 2 次元フォトリソニック結晶素子とされていることを特徴とする光素子アセンブリ。

【請求項 6】 請求項 1 又は 2 記載のいずれかの光素子アセンブリにおいて

上記光素子チップの光の入出射面に反射防止膜が形成されていることを特徴とする光素子アセンブリ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は例えば光通信等の分野において用いられる光素子アセンブリに関し、特にフォトリソニック結晶素子のごとき微小な光素子と光ファイバ等の光部品との高精度な位置合わせを可能とする光素子のアセンブリ構造に関する。

【0002】

【従来の技術】

光通信の分野において、光の波長程度の周期で屈折率が変化する人工結晶材料（フォトリソニック結晶）が注目されている。フォトリソニック結晶を用いると、従来は不可能であった高度な光制御機能素子、例えば低損失急激曲げ導波路、低しきい値レーザ、波長分割多重素子等を一辺  $100\mu\text{m}$  以下の結晶サイズで実現できると期待されている。微細加工技術の急速な発展に伴って、光通信波長帯で動作する3次元のフォトリソニック結晶の試作や2次元フォトリソニック結晶を用いた素子の試作が報告されるようになった。

【0003】

2次元フォトリソニック結晶を用いた素子の代表例として、スラブ型フォトリソニック結晶光導波路がある。スラブ型フォトリソニック結晶は、薄膜状の高屈折率材質の中に2次元周期的な空孔を配列した構造のものと、高屈折率材料の柱が低屈折率材料の中に2次元周期的に配列された構造のものが典型的で、共に特定の周期条件を満たすとフォトリソニックバンドギャップが生ずる。周期構造の中に空孔または柱の配列がない部分を導入すると、その部分のみ光が伝搬する光の導波路ができる。そのため、低損失の超小型光導波路を実現する方法として有望視されている。

【0004】

しかしながら、このようなスラブ型フォトリソニック結晶光導波路の光入出射面の大きさ（厚さ）は  $1\mu\text{m}$  以下程度と光ファイバのコア径に比べて小さいため、光

ファイバとの高精度な位置合わせが難しく、高効率な光入力が困難であるという問題がある。また、高屈折率材料に光を入射させるため、反射率が高く、結合損失が大きいという問題もある。

以上のように、フォトニック結晶を用いた素子は超小型であることが大きな利点であるが、一方実際にフォトニック結晶を光素子として利用するために不可欠となる信号伝送用光ファイバ等の光部品との有効な結合方法や結合損失を小さくする方法の検討はほとんど行われていないのが現状である。

#### 【0005】

従来から複数の光部品（光素子を含む）を高精度に結合する方法として、異方性エッチングにより形成されるV溝構造を用いる手法が広く利用されている。単純な例ではV溝基板のV溝部分に光ファイバを固定し、V溝のない部分に半導体レーザなどの光素子を直接固定して両者の位置合わせを行う方法（方法①とする）がある（例えば、特許文献1参照）。

また、例えば十字型の突起を形成したキャリア（V溝基板とは別の基板）の突起部分に予め光素子を固定し、光ファイバ固定用のV溝とキャリア固定用の十字溝を有するV溝基板にそのキャリアを嵌め込んで光ファイバと光素子との位置合わせを行う方法（方法②とする）も提案されている（例えば、特許文献2参照）。

#### 【0006】

しかしながら、これらの方法①、②では光素子はV溝基板あるいはキャリアの突起に対し、マーカを用いて視覚的にフリップチップボンディングなどの方法で固定される。そのため、位置合わせ精度はこの際のボンディング精度に依存し、異方性エッチングにより形成されるV溝や凹凸構造（突起・溝）の嵌め合わせ精度より悪くなる。

一方、この問題を避ける方法として、V溝基板上に直接光素子を形成する方法（方法③とする）が提案されており、V溝基板上に直接光導波路を成膜形成することにより、微細加工精度での位置合わせが可能となる（例えば、特許文献3参照）。

#### 【0007】

## 【特許文献 1】

特開平 9-281360 号公報

## 【特許文献 2】

特開 2002-14258 号公報

## 【特許文献 3】

特開平 8-313756 号公報

## 【0008】

## 【発明が解決しようとする課題】

ところで、フォトニック結晶素子のような微小な光素子は、上記①、②の方法で実装することはまず困難であり、実装できたとしても上述したように位置合わせ精度がボンディング精度に依存する問題がある。一方、③の方法で直接 V 溝基板にフォトニック結晶素子を作り込むと、V 溝基板全体に対するフォトニック結晶素子部分の割合が非常に小さくなり、コストが高くなる。即ち、多数のフォトニック結晶素子を一括して基板上に作製した後、個々に切り出し、分割して利用するといったことができないため、一括大量生産によるコストダウンを図ることができず、微小であることの利点を生かせない。

この発明の目的はこのような問題に鑑み、微小な光素子であっても、その光素子と光結合すべき光部品との簡易かつ高精度な位置合わせを可能とし、かつ光素子は一括大量生産可能として低コスト化を図ることができるようにした光素子アセンブリを提供することにある。

## 【0009】

## 【課題を解決するための手段】

請求項 1 の発明によれば、光素子アセンブリは断面台形状をなす凸部が配列形成され、それら各凸部の上面に光素子が形成されてなるウエハから切り出された光素子チップと、光素子と光結合される光部品が実装されるプラットフォームとを具備し、光素子チップは上記凸部がプラットフォームの光部品実装面に形成された凹部に嵌め合わされて一体化されているものとされる。

## 【0010】

請求項 2 の発明によれば、光素子アセンブリは断面台形状をなす凹部が配列形

成され、それら各凹部の底面に光素子が形成されてなるウエハから切り出された光素子チップと、光素子と光結合される光部品が実装されるプラットフォームとを具備し、光素子チップは上記凹部がプラットフォームの光部品実装面に形成された凸部に嵌め合わされて一体化されているものとされる。

請求項3の発明では請求項1又は2のいずれかの発明において、ウエハ及びプラットフォームが共に単結晶シリコンよりなり、その異方性エッチングによって上記凸部及び凹部が形成されているものとされる。

#### 【0011】

請求項4の発明では請求項1又は2のいずれかの発明において、光部品が光ファイバとされ、その光ファイバを搭載するV溝が上記光部品実装面に形成されているものとされる。

請求項5の発明では請求項1又は2のいずれかの発明において、光素子が2次元フォトニック結晶素子とされる。

請求項6の発明では請求項1又は2のいずれかの発明において、光素子チップの光の入出射面に反射防止膜が形成されているものとされる。

#### 【0012】

##### 【発明の実施の形態】

この発明の実施の形態を図面を参照して実施例により説明する。

図1はこの発明の一実施例を示したものであり、この例では光素子アセンブリ11は光素子チップ21がプラットフォーム31に搭載されて構成されている。光素子チップ21は所要のプロセスが施されたウエハから切り出されたものとされる。

図2はウエハ20の構成概略及びウエハ20から分割された光素子チップ21の詳細構成を示したものであり、まず図2を参照してウエハ20の構成について説明する。

#### 【0013】

ウエハ20はこの例では単結晶シリコンよりなり、その表面には異方性エッチングによって多数の凸部22が縦横に配列形成されている。凸部22は台形状の断面を有するものとされ、即ち四角錐台形状をなすものとされている。

各凸部 22 の上面にはこの例では 2 次元のフォトニック結晶素子 23 が形成されている。フォトニック結晶素子 23 はこの例では単結晶シリコンの中に 2 次元周期的な空孔が配列されているものとされる。

以下、凸部 22 の上面にフォトニック結晶素子 23 を作り込む方法（工程）について簡単に説明する。

#### 【0014】

まず、ウエハ 20 上にスプレーコーティング等の方法でレジストを均一に塗布し、紫外線リソグラフィあるいは電子線リソグラフィにより凸部 22 上のレジストに所望のフォトニック結晶のパターンを露光する。

レジストを現像後、誘導結合プラズマエッチング等のドライエッチング法を用いて凸部 22 の上面にフォトニック結晶を加工形成する。レジストを除去すると、凸部 22 に直接フォトニック結晶素子 23 が作り込まれた構造が完成する。

なお、レジストを塗布する前に  $\text{SiO}_2$  などのドライエッチング耐性の高い材料をウエハ 20 表面に形成し、ドライエッチング用のハードマスクとしてもよい。また、フォトニック結晶の加工は上述したリソグラフィによるものに限らず、例えばフェムト秒レーザ加工等の方法を用いることもできる。

#### 【0015】

上記のようにして各凸部 22 の上面にフォトニック結晶素子 23 を形成したウエハ 20 をダイシングすることにより図 2 B に示したような光素子チップ 21 が完成する。

次に、プラットフォーム 31 の構成について説明する。

プラットフォーム 31 は光素子と光結合される光部品が実装されるもので、この例では光素子チップ 21 のフォトニック結晶素子 23 と光結合される光ファイバが実装される構造とされる。

#### 【0016】

プラットフォーム 31 はウエハ 20 と同様、単結晶シリコンよりなるものとされ、その表面（光部品実装面）には図 1 に示したように V 溝 32 が異方性エッチングによって形成されている。V 溝 32 は光素子チップ 21 の凸部 22 と合致する（嵌め合いをなす）大きさ・形状とされる。



上記のようなプラットフォーム 31 に対し、光素子チップ 21 はその凸部 22 が V 溝 32 に嵌め込まれて搭載され、これにより光素子チップ 21 とプラットフォーム 31 とが一体化されてなる光素子アセンブリ 11 が完成する。なお、光素子チップ 21 とプラットフォーム 31 との固定は例えば接着によって行われる。

#### 【0017】

上記のような構成とされた光素子アセンブリ 11 の V 溝 32 には図 1 に示したように一対の光ファイバ 41 が光素子チップ 21 を挟んで搭載され、一方の光ファイバ 41 からフォトニック結晶素子 23 に入射された光はフォトニック結晶素子 23 を伝搬して他方の光ファイバ 41 に出射されるものとなる。

光素子アセンブリ 11 を構成する光素子チップ 21 とプラットフォーム 31 とは別々に作製されるものの、多数の光素子チップ 21 が一括作製されるウエハ 20 における凸部 22 とフォトニック結晶素子 23 との相対位置は微細加工の精度で、つまり高精度で合わせることができると、光素子チップ 21 の凸部 22 をプラットフォーム 31 の V 溝 32 に嵌め込んだ場合に V 溝 32 とフォトニック結晶素子 23 とが高い精度で位置合わせされ、よって V 溝 32 に光ファイバ 41 を搭載することにより、光ファイバ 41 とフォトニック結晶素子 23 とを無調芯アライメントで光結合することができる。

#### 【0018】

なお、上述したような凸部 22 とフォトニック結晶素子 23 との高精度な位置合わせは、フォトニック結晶素子 23 が凸部 22 の上面に形成され、即ちウエハ 20 において凸部 22 と同一の基準点を用いてフォトニック結晶素子 23 を形成することができるために可能となるものであり、例えば凸部 22 の側面やウエハ 20 の裏面に光素子を形成する場合には基準点が共通でなくなるため、たとえそれが直接作り込んだものであったとしても同等の高い位置精度を得ることはできない。

#### 【0019】

このようにこの例によれば微小な光素子であるフォトニック結晶素子 23 と、それと光結合される光ファイバ 41 とをアライメントマーカ等を用いた視覚的な位置合わせを全く用いずに、無調芯アライメントで光結合することができるもの

となっており、またフォトニック結晶素子 23 が形成されている光素子チップ 21 は光ファイバ 41 搭載用のプラットフォーム 31 とは別に、ウエハ 20 で一括大量生産されることから、低コスト化を図ることができるものとなっている。さらに、プラットフォーム 31 は光素子チップ 21 とは別に作製されることから、所望の構造・形状とすることができ、その点で実装自由度の高い光素子アセンブリ 11 を得ることができる。

#### 【0020】

上述した実施例ではプラットフォーム 31 には一本の V 溝 32 が形成され、この V 溝 32 に光素子チップ 21 を嵌め込むと共に、光ファイバ 41 を搭載するものとなっているが、例えば光素子チップ 21 の凸部 22 嵌め込み用の凹部と、光ファイバ 41 搭載用の V 溝とを別々に形成するようにしてもよい。

図 3 はこのような構成とされたプラットフォーム 33 を有する光素子アセンブリ 12 を示したものであり、プラットフォーム 33 には光素子チップ 21 の凸部 22 嵌め込み用の凹部 34 と光ファイバ 41 搭載用の一対の V 溝 32 とが形成されている。凹部 34 はこの例では V 溝 32 と同様、単結晶シリコンを異方性エッチングすることにより形成された V 溝とされる。なお、凹部 34 と一対の V 溝 32 との各間には凹溝 35 がそれらと直交方向に形成されている。

#### 【0021】

上記のような構成とされたプラットフォーム 33 を具備することにより、V 溝 32 の大きさは光ファイバ 41 に合わせ、また凹部 34 は光素子チップ 21 の凸部 22 の大きさに個別に合わせることができ、よって図 3 に示したように例えば光素子チップ 21 の大きさが図 1 に比し、小さくなくても光素子チップ 21 を凹部 34 に嵌め込むことができ、かつ所望の光ファイバ 41 を実装できるものとなる。

なお、凹部 34 と V 溝 32 とはプラットフォーム 33 の同一面に位置し、同一の基準点を用いて形成することができるため、微細加工の精度で合わせることができ、つまり高精度で位置合わせすることができる。

#### 【0022】

次に、光素子アセンブリがフォトニック結晶素子以外の光素子を具備する例に

ついて説明する。

図4は光素子が面発光レーザとされた例を示したものであり、光素子チップ24はその凸部22の上面に面発光レーザ25が形成されたものとなっている。この光素子チップ24も多数一括形成されたウエハから切り出されたものとされる。

光素子アセンブリ13はこの例ではV溝32が形成されたプラットフォーム31と光素子チップ24とミラー51とよりなるものとされ、ミラー51は図4に示したように丸棒状とされ、その一端が斜めにカットされてミラー面51aが形成されているものとされる。

#### 【0023】

ミラー51はV溝32内に実装され、そのミラー面51a上に位置するように光素子チップ24がV溝32に嵌め込まれて光素子アセンブリ13が完成する。

V溝32には面発光レーザ25からの出射光が入射される光ファイバ41が搭載され、面発光レーザ25からの出射光は図4Cに示したようにミラー面51aによって反射されて光ファイバ41に入射されるものとなる。

なお、ミラー面51aは例えば丸棒材の一端を斜めに切断し、その切断面に金属膜を成膜することによって形成される。

#### 【0024】

以上、光素子チップが凸部を有し、その凸部の上面に光素子が形成され、凸部が光素子と光結合される光部品実装用のプラットフォームの凹部に嵌め合わされてなる光素子アセンブリについて説明したが、これとは逆に光素子チップに凹部を形成し、その凹部と嵌め合わされる凸部をプラットフォームに形成した例について以下、説明する。

図5はこのような光素子チップがウエハ20に一括形成されている状態及びそのウエハ20から切り出された光素子チップ26を示したものであり、単結晶シリコンよりなるウエハ20の表面に異方性エッチングにより多数の凹部27が縦横に配列形成され、各凹部27の底面に図2に示した光素子チップ21と同様、2次元のフォトリソニック結晶素子23が形成されたものとなっている。凹部27は図5に示したように断面台形状をなすものとされる。

## 【0025】

図6はこの光素子チップ26を用いて構成される光素子アセンブリ14を示したものであり、光素子チップ26と一体化されるプラットフォーム36には光素子チップ26の凹部27が嵌め合わされる凸部37と光ファイバ41搭載用の一對のV溝32が形成されている。

プラットフォーム36はこの例においても単結晶シリコンよりなるものとされ、その異方性エッチングによりV溝32と凸部37とが形成されている。なお、凸部37は四角錐台形状をなし、その上面はV溝32の形成面36aと同一面上に位置され、つまり周囲が異方性エッチングされて低くされることにより、その低くなった面36b上に突出する構成とされている。

## 【0026】

光素子チップ26はその凹部27が上記のように形成された凸部37に嵌め合わされることによりプラットフォーム36と一体化され、光素子アセンブリ14が完成する。

この例においてもウエハ20における凹部27とフォトニック結晶素子23との相対位置は高精度で合わせることができ、またプラットフォーム36におけるV溝32と凸部37も高精度で位置合わせすることができ、よってフォトニック結晶素子23と、それと光結合される光ファイバ41とを無調芯アライメントで光結合することができる。

## 【0027】

なお、光素子チップに形成される光素子が上述したような空孔が配列されてなる2次元のフォトニック結晶素子のような場合には入出射損失を抑えるために、つまり反射による光結合効率の低下を抑えるために反射防止膜を光素子チップ端面に形成するのが好ましい。

この場合、図7Aに示したように、例えば凸部22が配列形成され、かつフォトニック結晶素子23が形成されたウエハ20をブロック切断し、このブロック状態で図7Bに示したように反射防止膜61（ハッチングを付してある）を形成し、形成後それを分割して図7Cのような光素子チップ28を得るようにするのが好ましい。なお、ブロック状態において、凸部22の対向する側面への反射防

止膜 61 の成膜はマスクを適宜使用することにより行うことができる。

#### 【0028】

図 7D は凹部 27 が形成され、その凹部 27 の底面にフォトニック結晶素子 23 が形成されてなる図 5B に示した光素子チップ 26 に上記と同様、反射防止膜 61 が形成された光素子チップ 29 を示したものである。

上述した実施例ではウエハ及びプラットフォームはいずれも単結晶シリコンよりなるものとされ、その異方性エッチングによって互いに嵌め合わされる凸部と凹部及び V 溝といった凹凸構造を形成するものとなっているが、ウエハ及びプラットフォームの材料は単結晶シリコンに限るものではなく、また凹凸構造の形成も異方性エッチングに限るものではない。例えばガラスやセラミックといった材料をウエハ及びプラットフォームに用いることもできる。なお、シリコンやガラス等を用いる場合には光素子チップとプラットフォームとを融着によって固定することもできる。

#### 【0029】

また、光素子チップの光素子と光結合される光部品はいずれも光ファイバとされ、プラットフォームは光ファイバ搭載用の V 溝を具備するものとなっているが、例えばプラットフォームが光素子チップの光素子と光結合される光部品（光素子を含む）を実装するパターンを具備するものとしてもよい。

さらに、上述した実施例ではプラットフォームの V 溝に光ファイバが搭載されるものとなっているが、例えばレンズと光ファイバとを V 溝に搭載するといった構成も採用することができる。

#### 【0030】

##### 【発明の効果】

以上説明したように、この発明によれば光素子チップは断面台形状をなす凸部（あるいは凹部）を有し、その凸部の上面（あるいは凹部の底面）に光素子が形成され、光素子と光結合される光部品が実装されるプラットフォームは光素子チップの凸部（あるいは凹部）が嵌め合わされる凹部（あるいは凸部）を有するものとして、光素子チップをプラットフォームに嵌め込んで一体化するものとなっている。

## 【0031】

従って、光素子チップにおける凸部（あるいは凹部）と光素子とを高精度で位置合わせすることができ、さらにその光素子をプラットフォームに対して高精度に位置決めでき、よって光素子とプラットフォームに実装される光部品とを簡易かつ高精度に位置合わせできるものとなっており、例えば光素子がフォトニック結晶素子のような微小な光素子であっても、光素子と光部品とを無調芯アライメントで結合できるものとなっている。

なお、光素子チップはウエハから切り出された（分割された）ものであり、つまり一括大量生産できることから、コストダウンを図ることができ、よって光部品の実装が容易な光素子アセンブリを安価に構成することができる。

## 【図面の簡単な説明】

## 【図1】

請求項1の発明の第1の実施例を示す斜視図。

## 【図2】

Aは図1における光素子チップを作製するウエハの構成概略を示す斜視図、Bはその光素子チップの拡大斜視図。

## 【図3】

請求項1の発明の第2の実施例を示す斜視図。

## 【図4】

Aは請求項1の発明の第3の実施例を示す斜視図、Bはその部分拡大正面図、Cは部分拡大断面図。

## 【図5】

Aは請求項2の発明の実施例における光素子チップを作製するウエハの構成概略を示す斜視図、Bはその光素子チップの拡大斜視図。

## 【図6】

請求項2の発明の実施例を示す斜視図。

## 【図7】

A, Bは反射防止膜の形成を説明するための図、C, Dは共に反射防止膜を有する光素子チップの斜視図。

【書類名】

図面

【図 1】

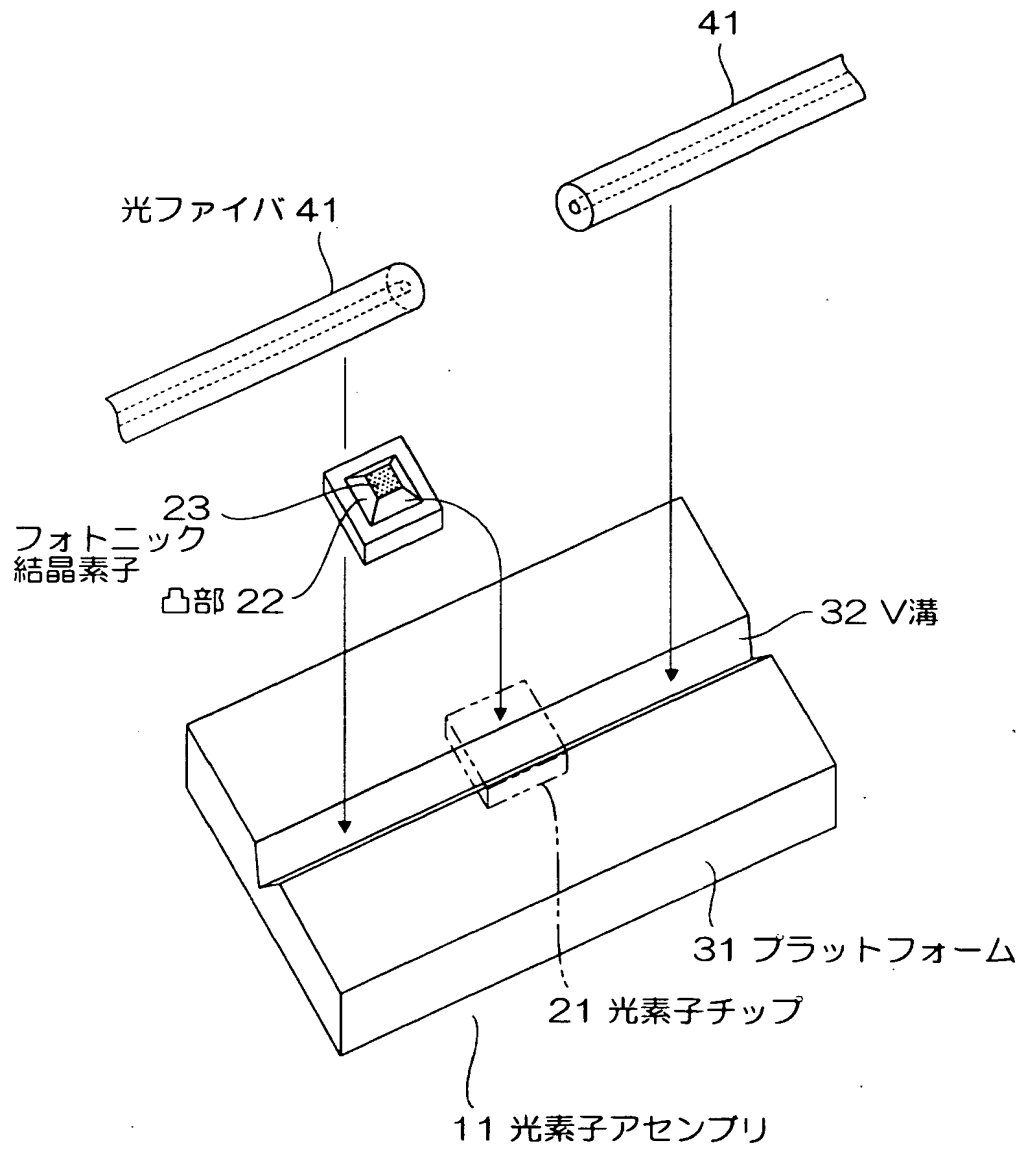


図1

【図 2】

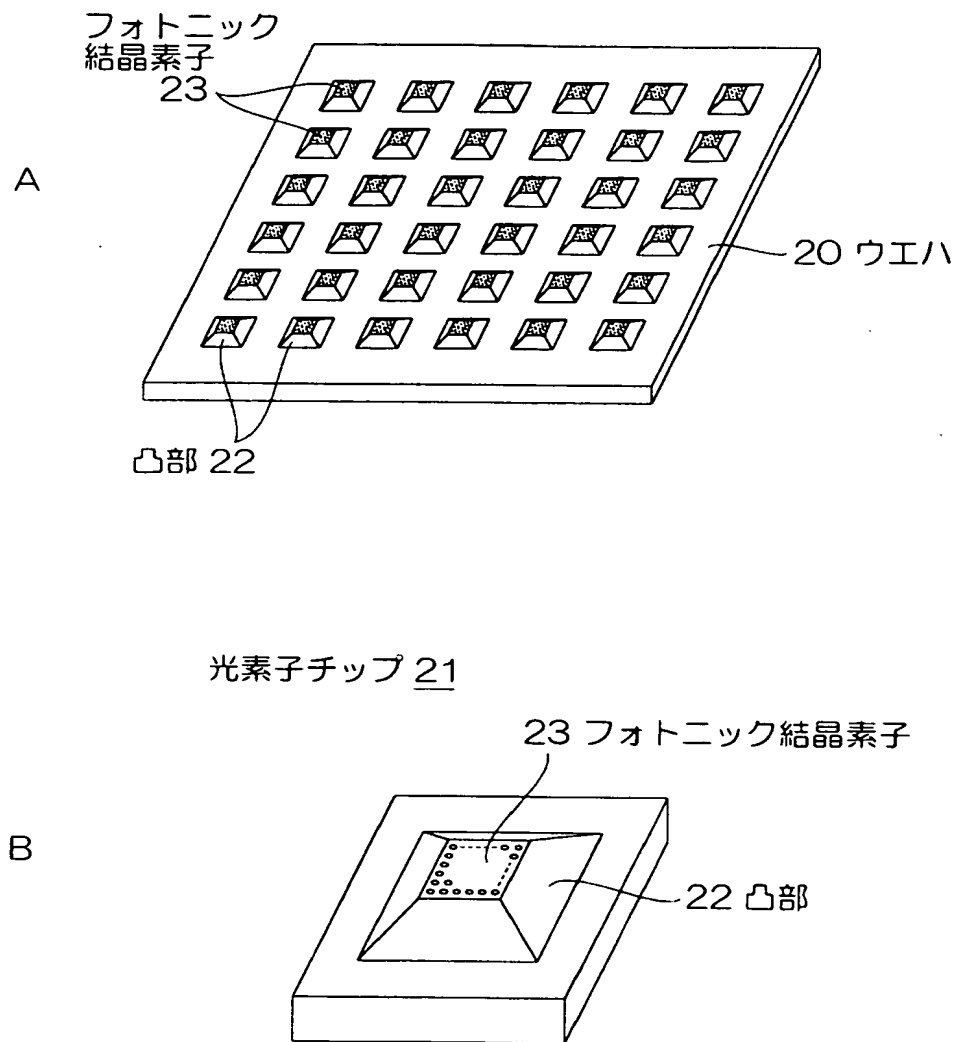


図2



【図 3】

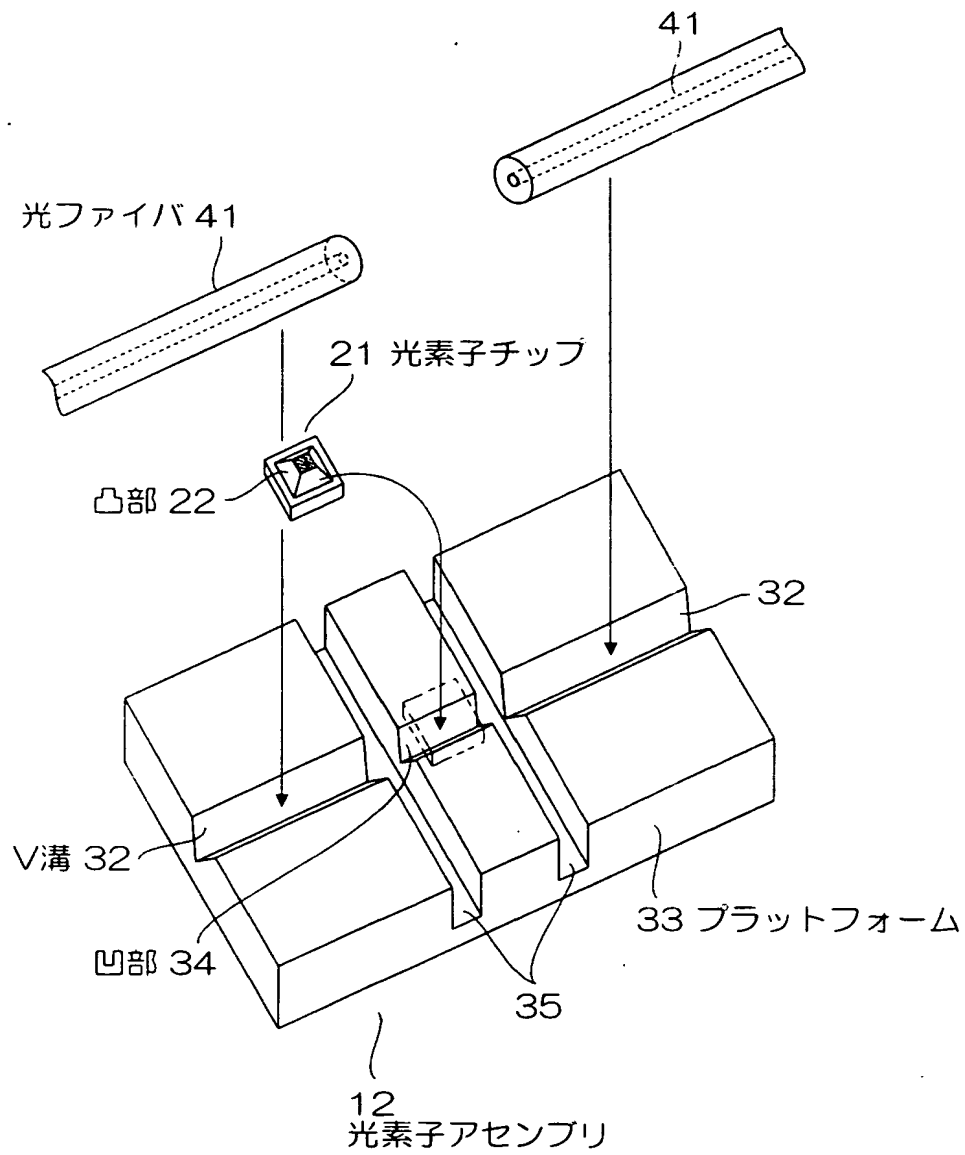


図3

【図 4】

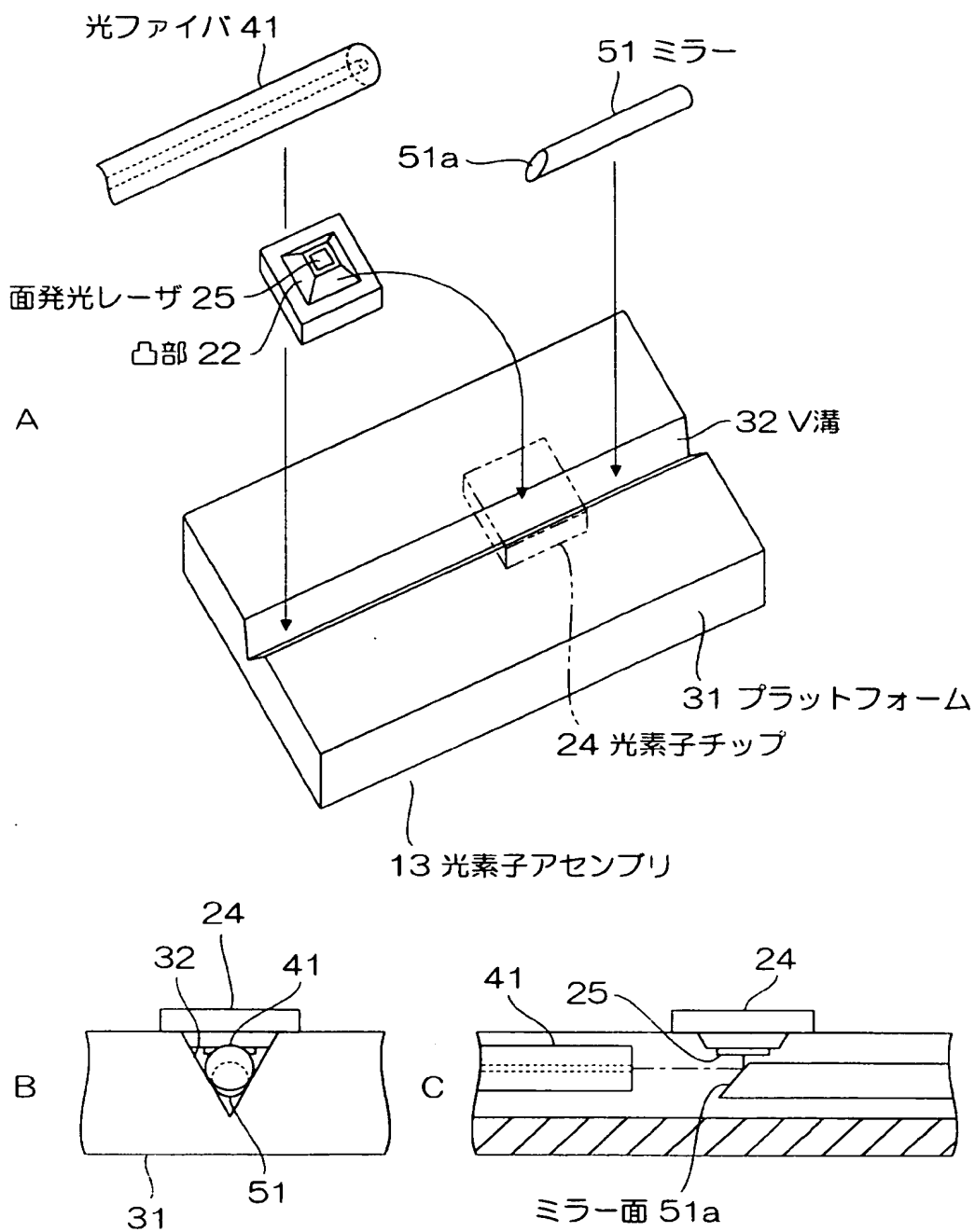


図4

【図 5】

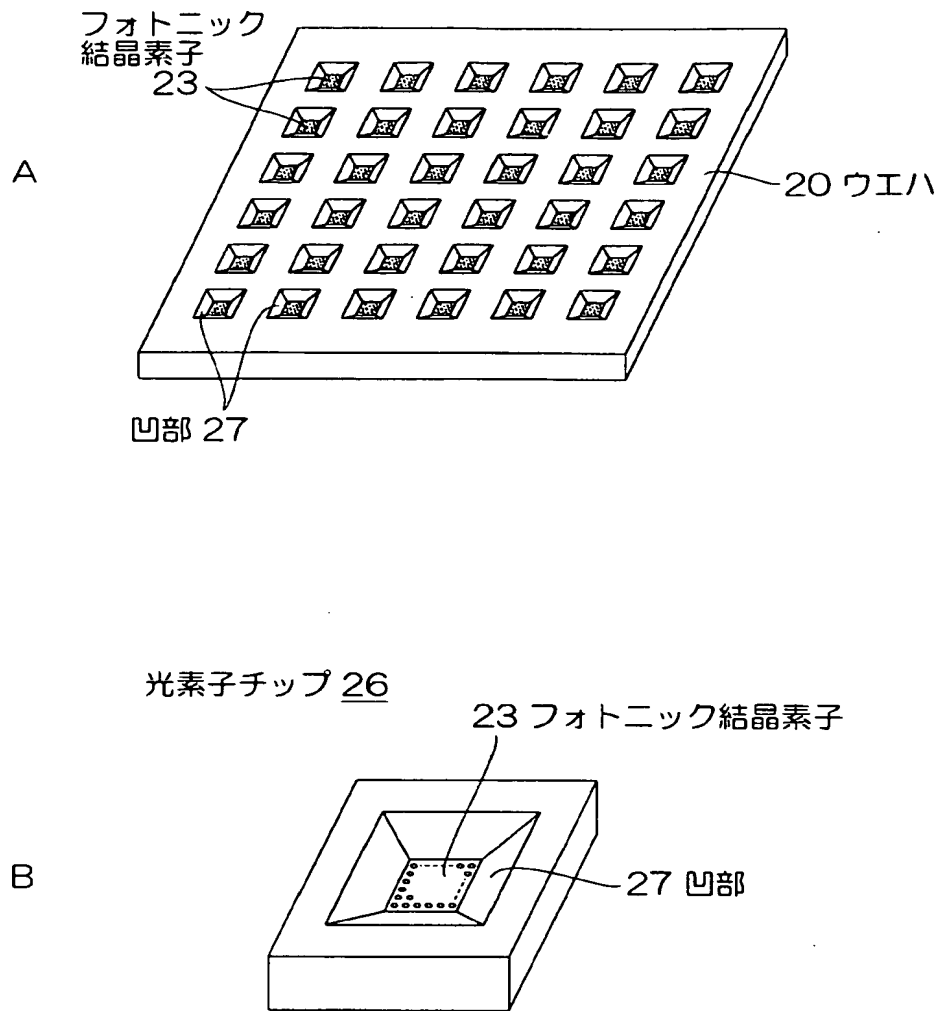


図5

【図 6】

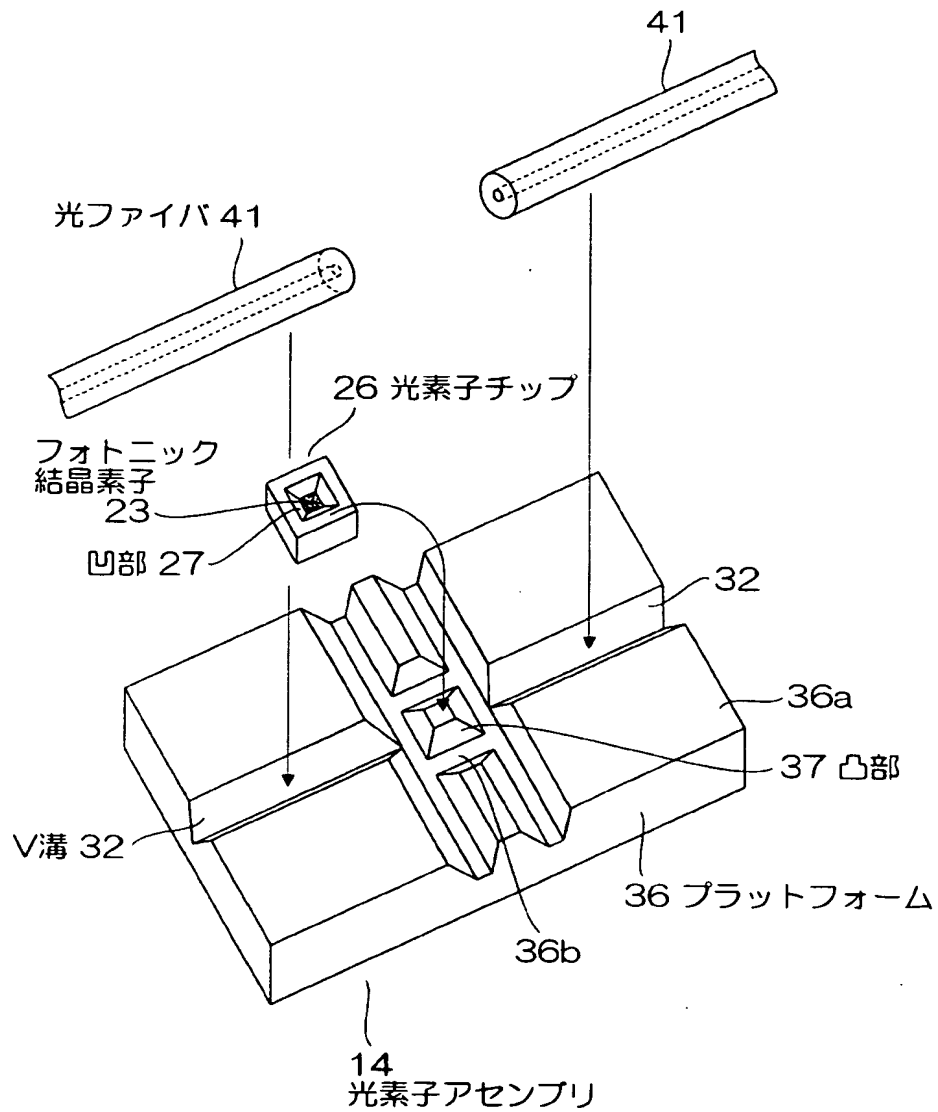


図 6

【図 7】

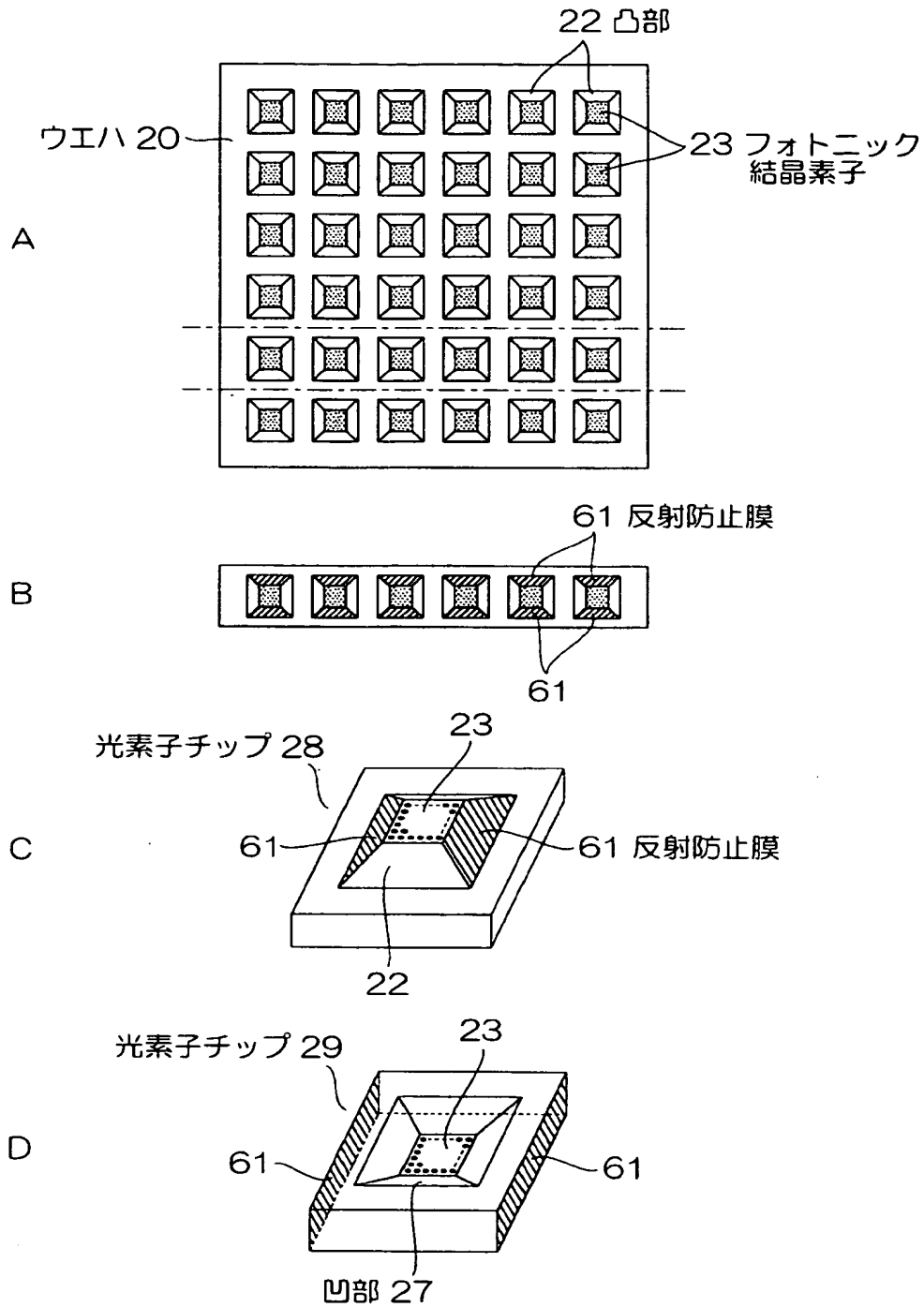


図7

【書類名】 要約書

【要約】

【課題】 光素子に対する結合すべき光部品の簡易かつ高精度な位置合わせを可能とし、かつ安価に構成できるようにする。

【解決手段】 断面台形状をなす凸部 22 が配列形成され、それら各凸部 22 の上面に光素子（例えばフォトリソニック結晶素子 23）が形成されてなるウエハから切り出された光素子チップ 21 と、光素子 23 と光結合される光部品（例えば光ファイバ 41）が実装されるプラットフォーム 31 とを具備し、光素子チップ 21 は凸部 22 がプラットフォーム 31 の光部品実装面に形成された凹部（例えば V 溝 32）に嵌め合わされて一体される。

【選択図】 図 1

特願 2 0 0 3 - 0 8 7 8 9 5

出 願 人 履 歷 情 報

識別番号

[ 0 0 0 2 3 1 0 7 3 ]

1. 変更年月日

1 9 9 5 年 7 月 5 日

[変更理由]

住所変更

住 所

東京都渋谷区道玄坂 1 丁目 2 1 番 2 号

氏 名

日本航空電子工業株式会社